

MICROCONTROLADOR – RESPOSTA DOS EXERCÍCIOS

QUESTÃO 1: Toda memória precisa de informações de endereço, de dados e de controle para funcionar adequadamente, então, o que difere uma memória RAM de uma memória ROM?

RAM	ROM
<ul style="list-style-type: none">• Memória volátil• Memória de dados• Escrita e Leitura	<ul style="list-style-type: none">• Memória não volátil• Memória de programa• Leitura

QUESTÃO 2: Que barramento define a capacidade do microcontrolador: dados ou endereços? Qual é o setor interno do microcontrolador que realmente define a sua capacidade de processamento (8 bits, no caso)?

Resposta 1: Barramento de Dados.

Resposta 2: CPU

QUESTÃO 3: A frequência do oscilador “representa” a velocidade do microcontrolador? Por quê?

Sim. Porque ele gera o “marca passo” da CPU, que permite que o microprocessador realize as suas tarefas internas e externas de maneira sincronizada e com velocidade predeterminada.

QUESTÃO 4: Qual é a função do RESET?

O circuito de RESET faz a CPU iniciar suas rotinas internas e realizar também a primeira leitura de instrução no endereço 0000h.

QUESTÃO 5: A Unidade Lógica e Aritmética (ULA) tem que função? Quais as funções básicas que ela pode realizar em sua opinião?

Realizar as operações de lógica, aritmética e decisão/comparação. Multiplicar, dividir, comparar, Lógicas OR, AND, etc.

QUESTÃO 6: O Contador de Programa (PC) tem que função?

É o indicador de endereço da memória de programa. Ele serve para endereçar a próxima instrução a ser lida pelo microprocessador.

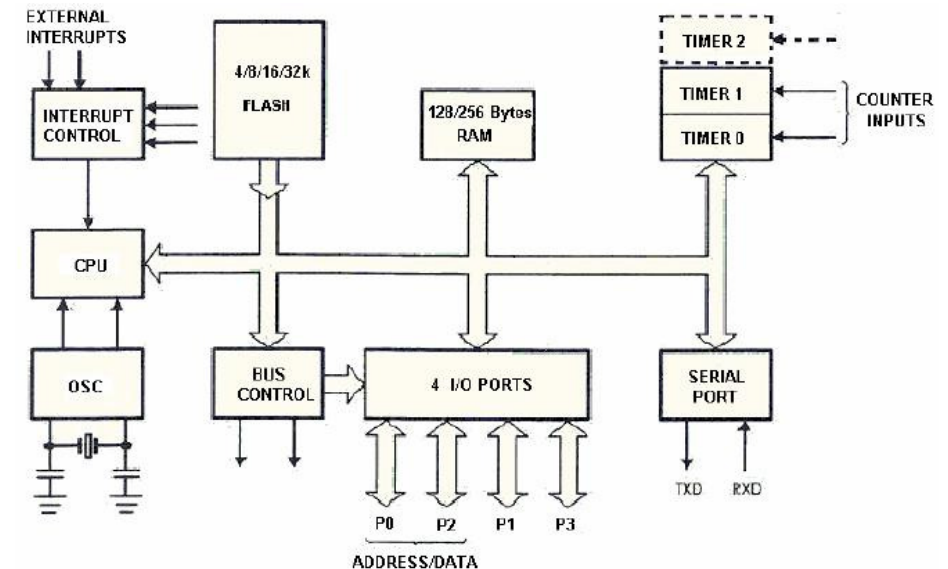
QUESTÃO 7: Qual é a diferença básica entre um microcontrolador e um microprocessador?

O microcontrolador corresponde a um microprocessador e seus periféricos típicos, todos juntos num só chip.

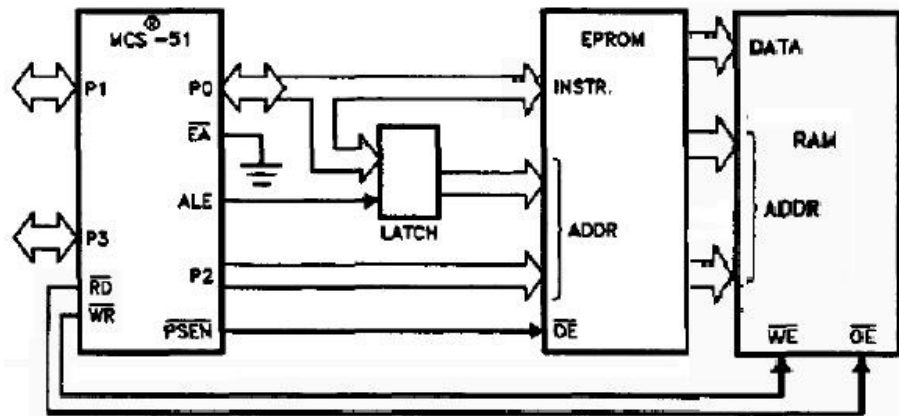
QUESTÃO 8: Quais são as vantagens de um microcontrolador com relação à lógica fixa?

- Dependendo da complexidade, o uso de um microcontrolador é bem menor do que a implementação de uma lógica fixa;
- Confiável
- Flexível

QUESTÃO 9: Desenhe o básico da arquitetura interna de um microcontrolador 8051.



QUESTÃO 10: Desenhe o microcontrolador 8051 com uma memória de programa e uma memória de dados externa, explicando o funcionamento do circuito.



ACESSO A MEMÓRIA DE PROGRAMA:

- A CPU disponibiliza o endereço menos significativo (byte) no PORT P0
- A CPU gera um pulso no pino ALE, fazendo com que o conteúdo disponibilizado no PORT P0 seja armazenado no LATCH, constituindo a parte menos significativa do ADDR.
- A CPU disponibiliza o endereço mais significativo (byte) no PORT P2, montando um ADDR de 16bits.
- A CPU gera um pulso no pino /PSEN, fazendo com que o conteúdo armazenado no endereço ADDR da memória de programa (EPROM) seja disponibilizado para leitura.
- A CPU lê o byte disponibilizado pela EPROM através do PORT P0.

ACESSO A MEMÓRIA DE DADOS (LEITURA):

- A CPU disponibiliza o endereço menos significativo (byte) no PORT P0
- A CPU gera um pulso no pino ALE, fazendo com que o conteúdo disponibilizado no PORT P0 seja armazenado no LATCH, constituindo a parte menos significativa do ADDR.
- A CPU disponibiliza o endereço mais significativo (byte) no PORT P2, montando um ADDR de 16bits.

- A CPU gera um pulso no pino /RD, fazendo com que o conteúdo armazenado no endereço ADDR da memória de dados (RAM) seja disponibilizado para leitura.

- A CPU lê o byte disponibilizado pela EPROM através do PORT P0.

ACESSO A MEMÓRIA DE DADOS (ESCRITA):

- A CPU disponibiliza o endereço menos significativo (byte) no PORT P0
- A CPU gera um pulso no pino ALE, fazendo com que o conteúdo disponibilizado no PORT P0 seja armazenado no LATCH, constituindo a parte menos significativa do ADDR.
- A CPU disponibiliza o endereço mais significativo (byte) no PORT P2, montando um ADDR de 16bits.
- A CPU disponibiliza no PORT P0 o dado a ser gravado.
- A CPU gera um pulso no pino /WR, fazendo com que o conteúdo disponibilizado no PORT P0 seja armazenado no endereço ADDR.

QUESTÃO 11: Descreva o PORT P3, quando ele é usado para comunicação com a memória externa e com periféricos.

Quando se utiliza memória externa RAM, dois pinos do PORT P3 são utilizados para habilitar leitura e escrita nesta memória, sendo assim, restarão somente 6 pinos deste PORT para uso com periféricos de I/O,

QUESTÃO 12: Qual é o motivo básico do PORT P0 ser multiplexado entre a função de “endereços menos significativos” e “dados”? Para que serve o pino ALE?

Economia de pinos no microcontrolador. O pino ALE comanda a demultiplexação das informações de dados e endereços (menos significativo) do PORT P0.

QUESTÃO 13: Como funciona / qual a finalidade dos pinos /PSEN, /RD e /WR?

O pino /PSEN aciona a ROM/EPROM externa quando o microcontrolador vai fazer uma busca de instrução na ROM, para, em seguida, executá-la.

O pino /WR é usado quando o microcontrolador vai escrever na memória RAM externa.

O pino /RD é usado quando o microcontrolador vai ler da memória RAM externa.

QUESTÃO 14: Escreva sobre os pinos do PORT P3 citados a seguir nas funções solicitadas:

a) P3.2 e P3.3 - Interrupção

P3.2 – Pino de entrada de interrupção /INT0 – usado para algum evento externo interromper o microcontrolador.

P3.3 – Pino de entrada de interrupção /INT1 – usado para algum evento externo interromper o microcontrolador.

b) P3.4 e P3.5 – Contagem externa

P3.4 – Pino de entrada para o Timer 0 – usado quando se quer que o Timer 0 se torne um contador de eventos externos.

P3.5 – Pino de entrada para o Timer 1 – usado quando se quer que o Timer 1 se torne um contador de eventos externos.

c) P3.0 e P3.1 – Comunicação Serial

P3.0 – Pino de Entrada RXD (Recepção de Dados) – Usado como receptor de dados serial.

P3.1 – Pino de Saída TXD (Transmissão de Dados) – Usado como Transmissor de dados serial.

QUESTÃO 15: Qual é a função do pino /EA? Explique.

É um pino de comando externo que determina se será utilizada a memória de programa interna do chip (/EA = 0) ou memória de programa externa do chip (/EA=1).

QUESTÃO 16: Qual é a capacidade máxima de endereçamento de EPROM e RAM externa da família 8051? E a RAM interna? Por quê?

A capacidade máxima de endereçamento de EPROM e RAM externa na família 8051 são de 64K bytes devido ao barramento de endereço possuir 16 bits. Para a RAM interna tem-se 256 bytes devido ao barramento de endereços serem de 8 bits.

QUESTÃO 17: Por que o registrador ACC (acumulador) é tão popular se ele é em tese, igual a qualquer outro registrador?

Por que é o registrador que se utiliza como operando em várias instruções do microcontrolador. É também onde fica o resultado de várias operações realizadas.

QUESTÃO 18: O que é DPTR? Qual é a sua função?

É um registrador de 16 bits formado pela junção dos registradores DPL (8 bits menos significativos) e DPH (8 bits mais significativos) que permite o endereçamento de até 64k bytes.

QUESTÃO 19: Descreva sobre os registradores dos bancos 0 a 3, os registradores de bits endereçáveis e os registradores especiais. (RAM)

Registradores dos Bancos 0 a 3:

- Cada banco possui 8 registradores classificados de R0 a R7.
- A escolha do Banco de Registradores se dá através dos bits RS1 e RS0 do registrador de Status PSW
- Cada registrador de cada banco também pode ser acessado através do seu endereço absoluto.
- Estes registradores vão do endereço 00h até 1Fh do endereço interno.

Registradores de bits endereçáveis:

- Estes registradores vão do endereço 20h até 2Fh do endereço interno.
- Eles também são bits endereçáveis, indo do endereço de bit 00h até o endereço de bit 7Fh.

Registradores de uso geral:

- Estes registradores vão do endereço 30h até 7Fh do endereço interno
- Estes registradores são somente endereçáveis por byte.

Registradores de Funções Especiais:

- Estes registradores possuem configurações específicas dentro do microcontrolador.
- Alguns possuem bits endereçáveis, outro não.

QUESTÃO 20: Descreva sobre o registrador PSW.

- Endereço na memória RAM → D0h
- Bit 7 → PSW.7 → Bit de CARRY → É o indicador de “vai um” em operações aritméticas: vai 1 quando uma soma com ACC “estoura” na sua capacidade.
- Bit 6 → PSW.6 → Auxiliar CARRY → É um indicador que “vai um” entre os quatro primeiros bits do acumulador (A ou ACC). É muito útil em aritmética BCD.
- Bit 5 → PSW.5 → Flag 0 → É um bit de uso geral e não tem nenhuma função especial.
- Bit 4 e Bit 3 → PSW.4 e PSW.3 → RS1 e RS0 → São dois bits que fazem mudar o banco de registradores a que se referem os nomes R0 a R7.
- Bit 2 → PSW.2 → OVERFLOW (OV) → É o bit que vai para 1 quando, após uma adição ou subtração, acontece um “estouro” da conta, ou seja, resultado maior que 127 ou menor que -128.
- Bit 1 → PSW.1 → Bit não disponível ao usuário.
- Bit 0 → PSW.0 → Bit de PARITY (paridade) → Este bit é setado para 1 quando a paridade do acumulador é ímpar (número de “1” igual a uma quantidade ímpar) ou zero quando a paridade do acumulador é par (número de “1” igual a uma quantidade par).

QUESTÃO 21: Qual é a diferença e a função das instruções:

MOV A,R0 → Move o conteúdo do registrador R0 para o acumulador.

MOV A,00H → Move o conteúdo do endereço de memória 00h para o acumulador.

MOV A,#00H → Carrega o registrador acumulador com o valor 00h.

QUESTÃO 22: Quantos PORTS possuem os microcontroladores da família 8051? Cite suas características elétricas.

A família de microcontroladores 8051 possui 4 PORTS denominados de P0, P1, P2 e P3.

PORT P0:

- É uma estrutura de PORT bidirecional.
- É multiplexado entre “dados” e “endereços” quando se utiliza memória externa.
- Quando é utilizado como PORT, é como se ele fosse “dreno aberto”, isto é, devem-se colocar resistores de “pull-up” em cada pino. Quando é utilizado apenas para controle de memória externa, esses resistores não são necessários e neste caso o PORT P0 é visto como um PORT “tri-state”.

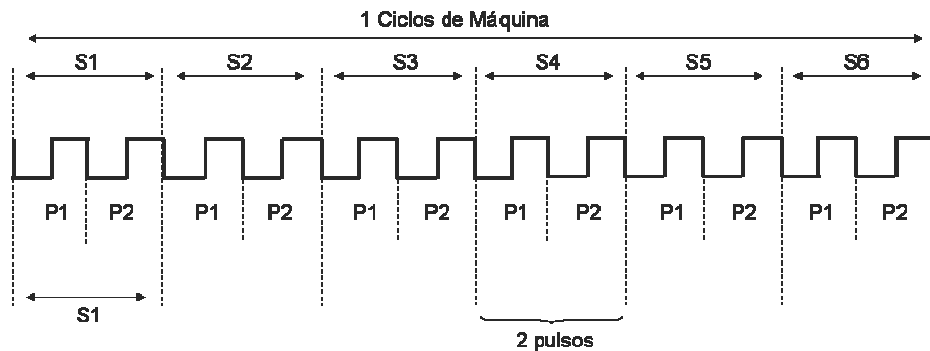
PORTS P1, P2 e P3

- Estes PORTS têm configuração similar ao PORT P0, só que são “quase bidirecionais”, pois tem resistores internos de “pull-up” e, logo, nunca ficarão realmente em “tri-state”.

QUESTÃO 23: Descreva sobre o circuito de clock da família 8051. Poderá ser utilizado outro circuito oscilador além do conhecido cristal?

O circuito de clock é o relógio interno do microprocessador para a execução seqüencial de qualquer atividade interna ou externa à máquina. Ele é na maior parte das vezes constituído de um cristal oscilador e dois capacitores, porém, em alguns casos poderão ser utilizados outros circuitos osciladores geradores de clock conectados ao microcontrolador.

QUESTÃO 24: Desenhe um ciclo de máquina completo. Cada pulso P1 ou P2 do ciclo de máquina corresponde a que frequência?



Se tiver um cristal de 12Mhz:

Ciclo de Máquina =

$$12 \times (\text{Período do Clock}) = 12 \times (1 / (12 \cdot 10^6)) = 1 \mu\text{s}$$

QUESTÃO 25: Com um clock de 6MHz, que período terá de ciclo de máquina?

Se tiver um cristal de 6Mhz:

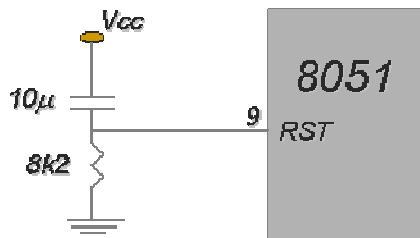
Ciclo de Máquina =

$$12 \times (\text{Período do Clock}) = 12 \times (1 / (6 \cdot 10^6)) = 2 \mu\text{s}$$

QUESTÃO 26: De que se constitui um “estado”?

Um “estado” é constituído por dois pulsos de clock.

QUESTÃO 27: Desenhe um sistema típico de “reset” do 8051. No “reset” os PORT’s P0, P1, P2 e P3 ficam com Vcc ou Vss? E o PROGRAM COUNTER?



O reset nos 8051 é ativo quando o pino 9 (RST) permanecer em nível alto por 2 ou mais ciclos de máquina.

O PC, o acumulador, o registro B, os flags, o DPTR e todos os registros dos temporizadores/contadores são ZERADOS.

No Stack Pointer, é colocado o valor 07.

As portas P0 a P3 terão valor FFH

O SBUF (Buffer serial) estará com conteúdo indeterminado e o registro de controle da porta serial (SCON) será zerado

O registro PCON terá apenas seu bit mais significativo zerado

E finalmente os registros de controle de interrupção (EI e IP) terão ambos o valor binário XXX00000

A RAM interna não é afetada pelo RESET forçado.

Observação: Durante o reset, o nível lógico dos pinos é indeterminado, indo a nível lógico 1 após a execução da rotina interna de reset, de tal forma que devemos prever esta situação no projeto do hardware, para evitar acionamento indesejável de qualquer periférico.

QUESTÃO 28: Qual é a diferença básica, no circuito interno, dos PORTS P1, P2 e P3, com relação ao P0?

Os PORT’s P1, P2 e P3 possuem resistor de “pull-up”, o que o PORT P0 não tem.

QUESTÃO 29: Qual é a diferença entre “ler o pino” e “ler o latch”? Explique.

Existem instruções que lêem o conteúdo armazenado no latch “Px.i”; elas acionam o sinal “lê latch” e assim lêem a saída Q do latch. Existem instruções que lêem o estado diretamente do pino. Note que muitas vezes o valor de “Q” é “1”, porém, o pino Px.i (que também terá valor “1” escrito) está excitando uma base de um transistor que, portanto, gerará um valor de tensão muito baixo nesse pino, que se for lido diretamente, irá mascarar seu real valor “1”, pois, ter-se-ia um “0” nesse pino.

QUESTÃO 30: Que instruções quando aplicadas sobre os PORT’s podem causar problemas?

INC, DEC, CPL, JBC, DJNZ, ANL, ORL E XRL, pois, lêem o latch.

QUESTÃO 31: Analise o SET de instruções do microcontrolador da família 8051, e apresente com explicação àquelas que estudamos.

Instruções para Movimentação de Dados

MOV A, Rn
Acumulador recebe o conteúdo do registrador (A) ← (Rn)

MOV A, direct
Acumulador recebe um byte da memória RAM interna cujo endereço é direct

MOV A, @Ri
Acumulador recebe um dado da memória RAM interna endereçado pelo conteúdo de R0 ou R1
MOV A, #data
Acumulador recebe data (A) ← data

MOV Rn, A
Registrador recebe o conteúdo de A

MOV Rn, direct
Registrador recebe um byte da memória RAM interna cujo endereço é direct

MOV Rn, #data
Registrador recebe data (Rn) ← data

MOV direct, A
O conteúdo de A é copiado numa posição da memória RAM interna cujo endereço é direct

MOV direct, Rn
O conteúdo de Rn é copiado numa posição de memória RAM interna cujo endereço é direct

MOV direct1, direct2

O conteúdo da posição de memória RAM interna com endereço direct2 é copiado para outra posição da memória interna cujo endereço é direct1

MOV direct, @Ri
Uma posição de memória RAM interna, cujo endereço é direct, recebe um dado endereçado pelo conteúdo de R0 ou R1

MOV direct, #data
Uma posição de memória RAM interna, cujo endereço é direct, recebe data.

MOV @Ri, A
O conteúdo do acumulador é copiado para uma posição de memória RAM interna cujo endereço é o conteúdo de R0 ou R1

MOV @Ri, #data
data é copiado para uma posição de memória RAM interna cujo endereço é o conteúdo de R0 ou R1

Instruções para Manipulação de Bits

CLR bit
Zera o bit em uma posição de memória RAM interna com bits endereçáveis.

SETB bit
Acerta em 1o bit em uma posição de memória RAM interna com bits endereçáveis.

JB bit, rel
Desvia se o bit estiver em 1 If (bit)=1 then (PC) ← (PC)+rel

JNB bit, rel
Desvia se o bit estiver em 0 If (bit)=0 then (PC) ← (PC)+rel

Instruções para Desvio

ACALL addr11

Desvia para uma subrotina. Essa subrotina deve estar no máximo a 1Kbytes de distância do ponto de chamada

LCALL addr16

Desvia para uma subrotina.

RET

Retorna de uma subrotina.

AJMP addr11

Desvia para uma rotina. Essa rotina deve estar no máximo a 1Kbytes de distância do ponto de chamada

LJMP addr16

Desvia para uma rotina.

SJMP rel

Desvia para uma rotina. Essa rotina deve estar no máximo a 128 bytes de distância do ponto de chamada

CJNE A,direct,rel

Desvia para a rotina se o conteúdo de A e direct forem diferentes.

CJNE A,#data,rel

Desvia para a rotina se o conteúdo de A não for igual a data.

CJNE Rn,#data,rel

Desvia para a rotina se o conteúdo de Rn e data for diferente.

QUESTÃO 32: Descreva a função de cada instrução apresentada a seguir:

a) **MOV A, R3**

Move o conteúdo do registrador R3 para o acumulador

b) **MOV B, #23h**

Move o dado 23h para o acumulador.

c) **MOV B,23h**

Move o conteúdo do endereço 23h para o registrador B

d) **MOV A,@R0**

Move o conteúdo do endereço apontado por R0 para o acumulador

e) **MOV A,#00h**

Move o dado 00h para o acumulador.

f) **LCALL DESVIO**

Chama a subrotina DESVIO para ser executada

g) **JMP @A+DPTR**

Desvio incondicional. Desvia a execução do programa para o endereço apontado pelo acumulador somado ao valor do DPTR

h) **SJMP DESVIO**

Desvio incondicional. Desvia a execução do programa para o endereço do LABEL DESVIO.

i) **SETB 20h**

Liga o bit de endereço 20h

j) **MOV DPTR,#1F00h**

Move para o DPTR o valor #1F00h

k) **DJNZ R0,DESVIO**

Decrementa o valor de R0 e desvia a execução do programa para o endereço do LABEL DESVIO se este valor não der zero.

QUESTÃO 33: Qual é a instrução de retorno de um CALL (chamada de subrotina)?

RET

QUESTÃO 34: Se R1=33h e A=22h, após a instrução “MOV A,R1” como ficam os conteúdos de R1 e A?

R1 = 33h

A = 33h

QUESTÃO 35: Se o registrador 20h (registrador de bit endereçável) tem o valor 10h. Com que valor ele ficará após a instrução SETB 00h?

Ele ficará com o valor 11h.

QUESTÃO 36: Qual é a diferença básica entre as instruções SJMP, AJMP e LJMP?

AJMP addr11

Desvia para uma rotina. Essa rotina deve estar no máximo a 1Kbytes de distância do ponto de chamada

LJMP addr16

Desvia para uma rotina.

SJMP rel

Desvia para uma rotina. Essa rotina deve estar no máximo a 128 bytes de distância do ponto de chamada